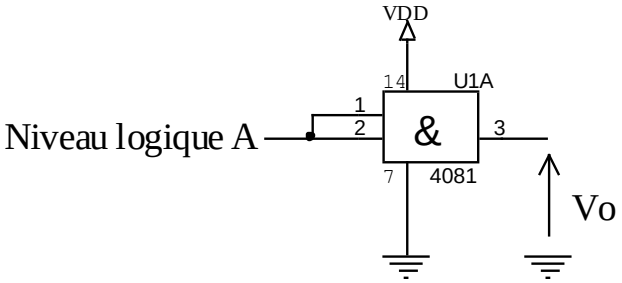
Exercices : transistor en bloqué/saturé

Mise en situation :

On souhaite commander différentes structures consommatrices de courant (LEDs, lampe) à partir de la sortie d'une porte logique de technologie CMOS. Ces portes logiques ne peuvent pas fournir l'intensité nécessaire pour commander directement ces composants, il est donc nécessaire d'intercaler une structure amplificatrice de courant, c'est le rôle que joueront les transistors dans les structures étudiées.



Le tableau ci-dessous récapitule les valeurs des intensités et tensions en sortie des portes logiques CMOS pour différentes tensions d'alimentation.

	Symbole	VDD	Valeur minimale à 25°C	Valeur typique à 25°C	Valeur maximale à 25°C
Courant de sortie à l'état bas	I_{OL}	5V	0,51mA	1mA	———
		10V	1,3mA	2,6mA	———
		15V	3,4mA	6,8mA	———
Courant de sortie à l'état haut	I_{OH}	5V	-0,51mA	-1mA	———
		10V	-1,3mA	-2,6mA	———
		15V	-3,4mA	-6,8mA	———
Tension de sortie à l'état haut	V_{OH}	5V	4,95V	5V	———
		10V	9,95V	10V	———
		15V	14,95V	15V	———
Tension de sortie à l'état bas	V_{OL}	5V	———	0V	0,05V
		10V	———	0V	0,05V
		15V	———	0V	0,05V

Ces valeurs seront à utiliser dans les calculs qui suivent.

Un extrait de la documentation des 3 transistors est joint, ainsi que pour la lampe.
Série E12 : 10, 12, 15, 18, 22, 27, 33, 39, 47, 56, 68, 81.

Travail à effectuer

Exercice N°1 :

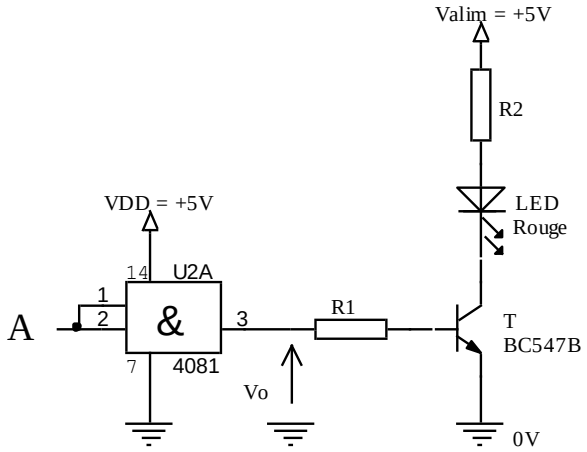
On souhaite mettre en oeuvre sur pupitre la structure ci-dessous :
Concernant la LED rouge : V_F = 1,6V et on veut I_F min = 20mA
Concernant le transistor, prendre V_{CE}sat = 0,3V et V_{BE} = 0,7V

1. La porte logique, lorsqu'elle est alimentée sous +5V, peut-elle fournir l'intensité nécessaire à la LED ? Pour quel niveau logique en A la LED va-t-elle s'allumer ?

⇒

2. Calculer et choisir R1 et R2 (série E12), si on prend un coefficient de sursaturation k = 2.

⇒



Exercice N°2 :

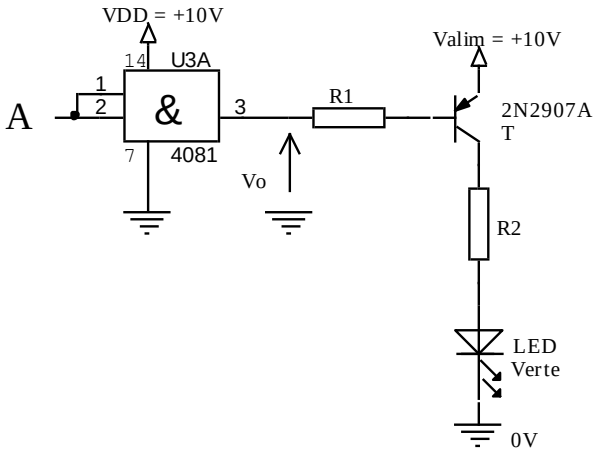
On souhaite mettre en oeuvre sur pupitre la structure ci-contre :
Concernant la LED verte : V_F = 2V et on veut I_F max = 25mA
Concernant le transistor, prendre V_{CE}sat = -0,3V et V_{BE} = -0,7V

1. La porte logique, lorsqu'elle est alimentée sous +10V, peut-elle fournir l'intensité nécessaire à la LED ? Pour quel niveau logique en A la LED va-t-elle s'allumer ?

⇒

2. Calculer et choisir R1 et R2 (série E12), si on prend un coefficient de sursaturation k = 4.

⇒



Exercice N°3 :

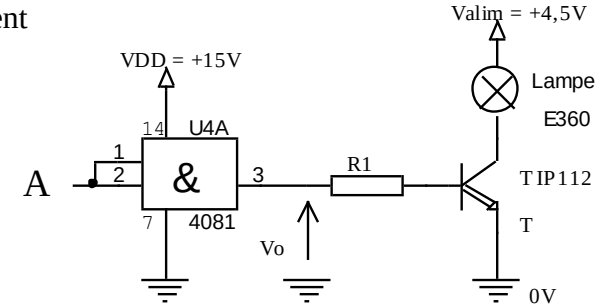
On souhaite mettre en oeuvre sur pupitre la structure ci-contre :
Concernant la lampe, sa consommation peut être déduite des informations figurant dans sa notice.
Concernant le transistor, prendre V_{BE} = 1,4V, pour V_{CE}sat utiliser la documentation du transistor.

1. La porte logique, lorsqu'elle est alimentée sous +15V, peut-elle fournir directement l'intensité nécessaire à la lampe ? Pour quel niveau logique en A la lampe va-t-elle s'allumer ?

⇒

2. Calculer et choisir R1 (série E12), si on prend un coefficient de sursaturation k = 3.

⇒

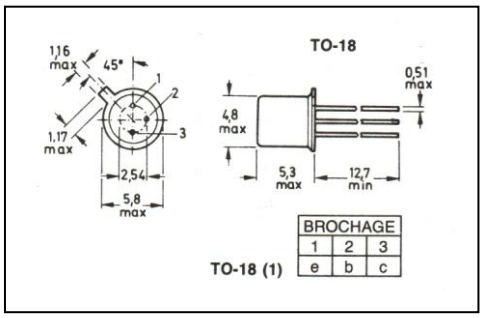


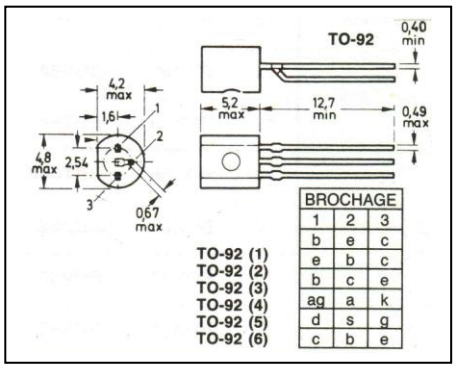
3. Utiliser la documentation du transistor pour justifier la valeur de Valim.

⇒

Extrait de la documentation des transistors et de la lampe

Référence	Type	Mat.	Boît.	V_{CE}Max	I_CMax	TjMax	P_{tot}Max	$H_{FE} = \beta$	Ic pour H_{FE}
BC547	NPN	Si.	TO92(2)	45V	100mA	°C	500mW	110/800	2mA
2N2907A	PNP	Si	TO18	60V	600mA	200°C	400mW	100/300	150mA



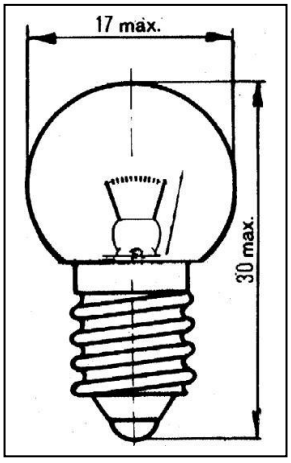


Lampes de signalisation au xénon pour blocs de sécurité et casques.

Spécifications techniques

Réf.:	E 243	E 360	E 364	E 415
Tension de service:	2,4V	3,6V	4V	6V
Intensité (mA):	1250	1000	550	500
Durée de vie:	100h	100h	500h	500h
Culot:	E10	E10	E10	E10
Puissance (W):	3	3,6	1,82	2,70
Flux lumineux (lm):	26	40	19	30

Dimensions (mm): ∅ 17 x L 30



SGS-THOMSON MICROELECTRONICS

TIP110/112 TIP115/117

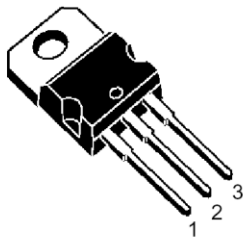
COMPLEMENTARY SILICON POWER DARLINGTON TRANSISTORS

- SGS-THOMSON PREFERRED SALESTYPES

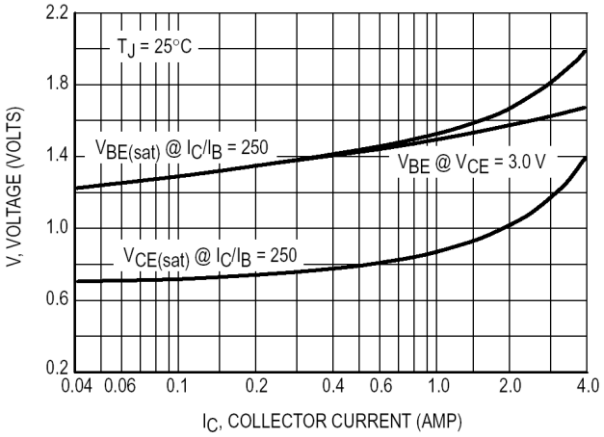
DESCRIPTION

The TIP110, and TIP112 are silicon epitaxial-base NPN transistors in monolithic Darlington configuration mounted in Jedec TO-220 plastic package. They are intented for use in medium power linear and switching applications.

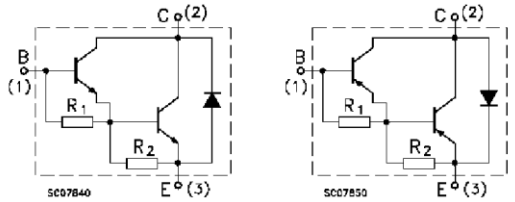
The complementary PNP types are TIP115, and TIP117.



TO-220



INTERNAL SCHEMATIC DIAGRAM



R_1 Typ. = 5 KΩ R_2 Typ. = 150 Ω

ELECTRICAL CHARACTERISTICS (T_{case} = 25 °C unless otherwise specified)

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
I_{CEO}	Collector Cut-off Current (I_B = 0)	V_{CE} = Half Rated V_{CEO}			2	mA
I_{CBO}	Collector Cut-off Current (I_E = 0)	VCB = Half Rated V_{CBO}			1	mA
I_{EBO}	Emitter Cut-off Current (I_C = 0)	V_{EB} = 5 V			2	mA
$V_{CEO(sus)}$*	Collector-Emitter Sustaining Voltage (I_B = 0)	I_C = 30 mA for **TIP110/115** for **TIP112/117**	 60 100			 V V
$V_{CE(sat)}$*	Collector-Emitter Saturation Voltage	I_C = 2 A I_B = 8 mA			2.5	V
V_{BE}*	Base-Emitter Voltage	I_C = 2 A V_{CE} = 4 V			2.8	V
h_{FE}*	DC Current Gain	I_C = 1 A V_{CE} = 4 V I_C = 2 A V_{CE} = 4 V	1000 500			

* For PNP types voltage and current values are negative.